

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平7-150348

(43)公開日 平成7年(1995)6月13日

(51)Int.Cl.<sup>6</sup>

C 23 C 14/34  
14/44

識別記号 庁内整理番号

U 8414-4K  
8414-4K

F I

技術表示箇所

(21)出願番号

特願平5-321385

(22)出願日

平成5年(1993)11月26日

審査請求 未請求 請求項の数1 FD (全3頁)

(71)出願人 000002037

新電元工業株式会社

東京都千代田区大手町2丁目2番1号

(72)発明者 三村 和弘

埼玉県飯能市南町10番13号新電元工業株式会社工場内

(72)発明者 森田 哲夫

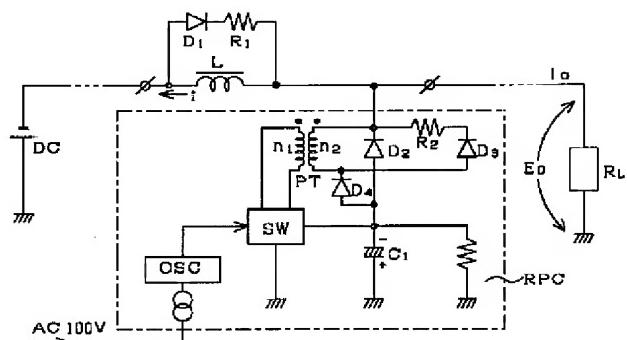
埼玉県飯能市南町10番13号新電元工業株式会社工場内

(54)【発明の名称】スパッタ装置用電源

(57)【要約】 (修正有)

【目的】 本発明はターゲットの材質或は形状に無関係に電弧の発生、及び異常放電を防止せしめる電源の提供を目的とする。

【構成】 本発明はスパッタを行うための真空室内のターゲットに直流電圧、電力(パワー)を供給する電源の出力部に前記電源と逆極性のパルスを重畠せしめ、該逆パルスの電圧及び周波数を任意に調整することにより電弧或は異常放電を消弧するように構成したものである。



## 【特許請求の範囲】

【請求項1】スパッタを行うための真空室内的ターゲットに直流電圧、電力(パワー)を供給する電源の出力部に前記電源と逆極性のパルスを重畠せしめ、該逆パルスの電圧及び周波数を任意に調整することにより電弧或いは異常放電を消弧するように構成したことを特徴とするスパッタ装置用電源。

## 【発明の詳細な説明】

## 【0001】

【発明の属する分野の説明】本発明は電子部品等の製造に使用するスパッタ装置に適用する電源特に逆パルス発生回路に関するものである。

## 【0002】

【従来技術】スパッタ装置には高速化、製品の歩留り向上が望まれ、この方向でスパッタ技術が進展してきている。一般にスパッタ装置に適用する電源はターゲットに負の高電圧を印加するためのDCパワー電源が使用されるが、この高電圧印加状態で長時間の連続運転を行うと、真空室内(チャンバ)に設けられたターゲット近傍で電弧を発生し、正常な運転が出来なくなることがある。電弧の発生はターゲットの材質あるいは形状により相違する。この電弧はターゲットから異常なスパッタリングを起こし、薄膜を形成する基板上に不正規な膜を作り、製品の歩留低下が問題になる。この電弧の発生をなくすことは、技術的に非常に困難であり、従来種々の電源回路が検討されているが決めてに欠けるのが現状である。

## 【0003】

【発明の目的】本発明はターゲットの材質或いは形状に無関係に電弧の発生、及び異常放電を防止せしめる電源の提供を目的とする。

## 【0004】

【課題を解決するための手段】本発明はスパッタを行うための真空室内的ターゲットに直流電圧、電力(パワー)を供給する電源の出力部に前記電源と逆極性のパルスを重畠せしめ、該逆パルスの電圧及び周波数を任意に調整することにより電弧或いは異常放電を消弧するように構成したものである。

## 【0005】

【実施例】図1は本発明の一実施例回路図で図中DCは直流電源でターゲット等の負荷RLに負の直流高電圧を印加する極性に接続されている。Lはインダクタ、D1、R3はサージ吸収用のダイオード及び抵抗、次にRPTCは逆パルス発生回路でPTはパルストラ ns、n1、n2はその1次巻線及び2次(出力)巻線で1次巻線n1側はスイッチング回路SWと、該スイッチング回路SWの発振周波数等を制御する発振回路OSCが接続されている。又2次巻線n2は直流電源DCの出力部に該出力と逆極性にパルスが重畠される如く接続されている。C1は該直流電源DCよりダイオードD2を介して充電され

るコンデンサでスイッチング回路SWの電源を形成する。D3、R2はパルストラ ns PTのフライバック電圧を抑制するダイオード及び抵抗である。

【0006】この回路の基本動作は直流電源DCを負荷RLに給電すると同時に必要に応じて連続的に或いは間欠的に逆パルス電圧を該直流電源DCに重畠して負荷RLに給電する。因みに図2は図1において直流電源DCの電圧をE1、コンデンサC1の電圧をE2(E1=E2)パルストラ ns PTの出力電圧をE3、負荷電圧をE0とした時の各部動作波形を示す。なお図2において、t1

10 はスイッチング回路のオン(導通)時間(5~30μs e c程度)Tは繰返し周期(1Hz~20KHz程度)△eは逆電圧レベルである。この回路では、①Lはパルストラ ns PTのパルス電圧発生時電流iの増加率を防止する。②パルストラ ns PTのフライバック電圧(図2a、EFR)はダイオードD4により出力電圧に重畠させない目的で装備し、ダイオードD3、抵抗R2、ダイオードD4の電圧耐量等により必要に応じて設けてもよい。③パルストラ ns PTの1次巻線n1側の電圧はコンデンサC1の電圧(DC電源電圧)により駆動しているので駆動電源をあらたに設ける必要はなく、又パルストラ ns PTの1次n1、2次n2の巻数比の設定により容易に逆パルス電圧E3の調整が可能である。④電源電圧、負荷変動等により非パルス発生時(スイッチング回路SWのオフ時)コンデンサC1の充電タップが変動するがダイオードD2によりパルストラ ns PTの直流励磁を防止する。⑤DC電源の負荷電流は直列に挿入されたインダクタLによりパルス発生時も大きな変化はなく連結して流れることによる影響は少ない。

【0007】図3は本発明の実施例回路(図1)において、抵抗負荷電圧-450V、4A、逆電圧レベル△e=85V(約19%)、パルス t 10μs、周波数10KHzの運転条件で実施した時の負荷電圧E0及び負荷電流I0の関係を示す波形図で異常現象は何ら生じないと確認した。

【0008】図4は同実施例回路において、R負荷電圧-820V、12A、逆電圧レベル△e=100V、運転条件で実施した時の動作波形図で、これによても全く異常現象は発生しなかった。

【0009】以上の説明から明らかなように本発明によればスパッタ装置用電源としてターゲットの材質(金属、絶縁物)に係わりなく異常放電を防止し得る装置を提供できるので実用上の効果は大きい。

## 【図面の簡単な説明】

【図1】本発明の一実施例回路図

【図2】本発明の動作説明図

【図3】本発明実施例の出力特性図

【図4】本発明実施例の出力特性図

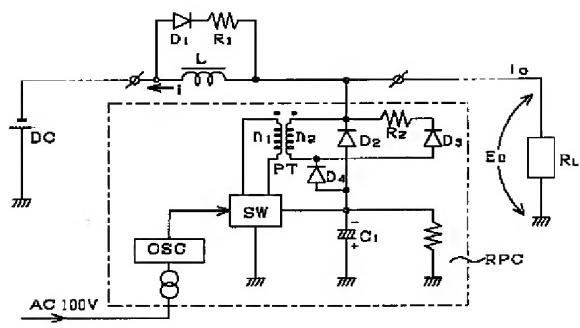
50 【符号の簡単な説明】

3

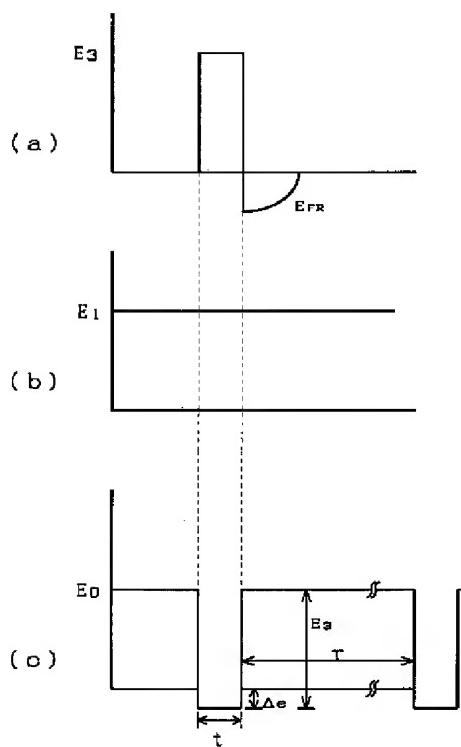
DC 直流電源  
 C インダクタ  
 RL 負荷 (ターゲット)  
 RPC 逆パルス発生回路  
 PT パルストラns

4  
 SW スイッチング回路  
 OSC 発振回路  
 C1 コンデンサ  
 D1、D2、D3 ダイオード

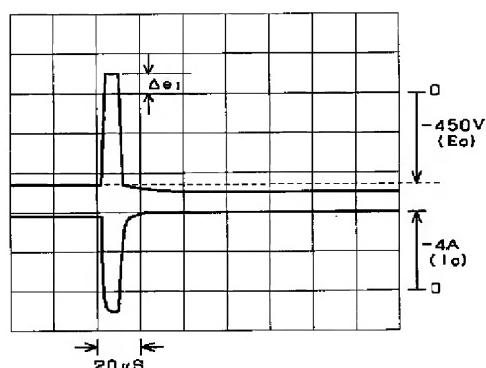
【図1】



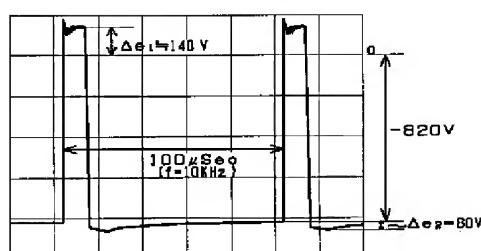
【図2】



【図3】



【図4】



**PAT-NO:** JP407150348A  
**DOCUMENT-IDENTIFIER:** JP 07150348 A  
**TITLE:** POWER SOURCE FOR SPUTTERING  
**PUBN-DATE:** June 13, 1995

**INVENTOR-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
MIMURA, KAZUHIRO	
MORITA, TETSUO	

**ASSIGNEE-INFORMATION:**

<b>NAME</b>	<b>COUNTRY</b>
SHINDENGEN ELECTRIC MFG CO LTD	N/A

**APPL-NO:** JP05321385

**APPL-DATE:** November 26, 1993

**INT-CL (IPC):** C23C014/34 , C23C014/44

**ABSTRACT:**

**PURPOSE:** To prevent the generation of electric arcs or abnormal discharge by superposing pulses of the polarity reverse from the polarity of a power source in the output section of a target power source and regulating the voltage and frequency of reverse pulses.

**CONSTITUTION:** The DC power source DC of a power source circuit is connected to the polarity of

applying a negative DC high voltage to a load RL, such as target. L is an inductor, D1, R3 are a diode and resistor for surge absorption. A primary winding n1 of a pulse transformer RT is connected to a switching circuit SW and a transmission circuit OSC for controlling its transmission frequency, etc., and a secondary winding n2 is so connected to the output section of the DC power source DC as to superpose pulses to the polarity reverse from the polarity of the output in a reverse pulse generating circuit RPC. A capacitor C1 charged via a diode D2 by the DC power source DC is used as a power source of the switching circuit SW. D3, R2 are a diode and resistor for suppressing the flyback voltage of a pulse transformer RT.

COPYRIGHT: (C)1995, JPO